

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-252496

(43)Date of publication of application : 14.09.2000

(51)Int.Cl.

H01L 31/04

(21)Application number : 11-050268

(71)Applicant : KANEGAFUCHI CHEM IND CO LTD

(22)Date of filing : 26.02.1999

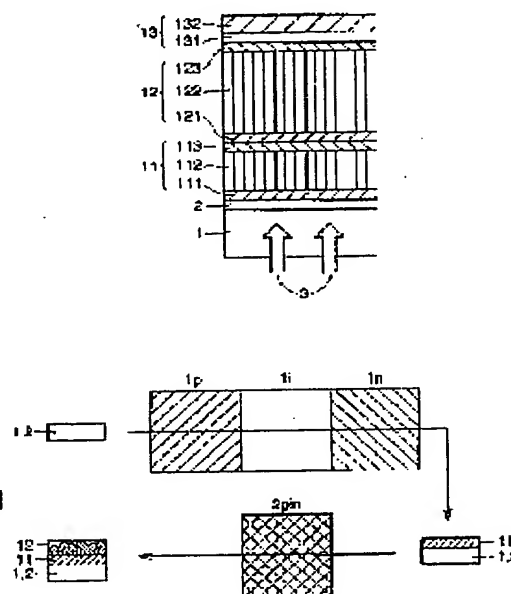
(72)Inventor : YOSHIMI MASASHI
OKAMOTO KEIJI

(54) MANUFACTURE OF TANDEM-TYPE THIN-FILM PHOTOELECTRIC CONVERSION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a tandem-type thin-film photoelectric conversion device that can manufacture a tandem-type thin-film photoelectric conversion device with improved performance and quality using a simple device at low costs and with improved productivity.

SOLUTION: A p-type semiconductor layer 111 of an amorphous type photoelectric conversion unit 11, an i-type amorphous photoelectric conversion layer 112, and an n-type semiconductor layer 113 are formed in each of separate deposition chambers 1p, 1i, and 1n. A p-type semiconductor layer 121, an i-type crystalline photoelectric conversion layer 122, and an n-type semiconductor layer 123 of a crystalline type photoelectric conversion unit 12 are successively formed in each same deposition chamber 2pin.



LEGAL STATUS

[Date of request for examination]

28.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

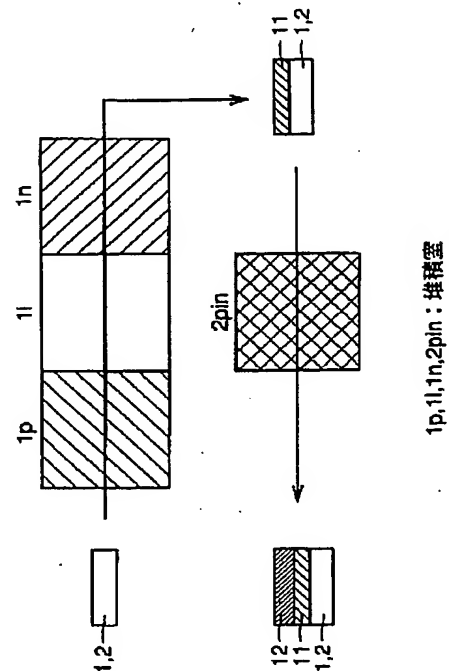
[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(11)特許出願公開番号
特開2000-252496
(P2000-252496A)



【特許請求の範囲】

【請求項1】 非晶質型光電変換ユニットと結晶質型光電変換ユニットとが互いに積層されたタンデム型の薄膜光電変換装置の製造方法であって、

前記非晶質型光電変換ユニットのp型半導体層とi型の非晶質シリコン系光電変換層とn型半導体層とは各々別々のプラズマCVD反応室内で成膜され、前記結晶質型光電変換ユニットのp型半導体層とi型の結晶質シリコン系光電変換層とn型半導体層とは各々同一のプラズマCVD反応室内で成膜されることを特徴とする、タンデム型の薄膜光電変換装置の製造方法。

【請求項2】 前記結晶質型光電変換ユニットの前記p型半導体層と前記i型の結晶質シリコン系光電変換層と前記n型半導体層とは、同一の前記反応室内で順に引き続き成膜され、かつ前記p型半導体層は前記反応室内の圧力が5 Torr以上の条件で成膜されることを特徴とする、請求項1に記載のタンデム型の薄膜光電変換装置の製造方法。

【請求項3】 前記非晶質型光電変換ユニットおよび前記結晶質型光電変換ユニットのいずれか一方を第1の成膜装置で形成した後、大気中に出し、その後に前記非晶質型光電変換ユニットおよび前記結晶質型光電変換ユニットのいずれか他方を第2の成膜装置で形成することを特徴とする、請求項1または2に記載のタンデム型の薄膜光電変換装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はタンデム型の薄膜光電変換装置の製造方法に関し、特に、薄膜光電変換装置として良好な性能を得るとともに、生産コストおよび効率を改善し得る製造方法に関するものである。

【0002】 なお、本明細書において、「多結晶」と「微結晶」と「結晶質」の用語は、完全な結晶状態のみならず、部分的に非晶質状態を含むものをも意味するものとする。

【0003】

【従来の技術】 近年、たとえば多結晶シリコンや微結晶シリコンのような結晶質シリコンを含む薄膜を利用した光電変換装置の開発が精力的に行なわれている。これらの開発は、安価な基板上に低温プロセスで良質の結晶質シリコン薄膜を形成することによって光電変換装置の低コスト化と高性能化を両立させようという試みであり、太陽電池だけでなく光センサなどのさまざまな光電変換装置への応用が期待されている。

【0004】 従来から、太陽電池の生産装置としては、図10のブロック図に示されているように複数の膜堆積室（チャンバとも呼ばれる）を直線状に連結したインライン方式、または図11のブロック図に示されているように中央に中間室を設けてそのまわりに複数のチャンバを配置するマルチチャンバ方式が採用されている。

【0005】 なお、非晶質シリコン太陽電池に関しては、簡便な方法としてすべての半導体層を同一の堆積室内で形成するといういわゆるシングルチャンバ方式も従来から用いられている。しかし、p型半導体層とn型半導体層にドーブされる導電型決定不純物原子が他の異なる種類の半導体層に混入されることを防止するために、それぞれの半導体層を形成する前に、たとえば水素などのパージガスによる1時間のガス置換のように、堆積室内の十分なガス置換を行なう必要がある。また、そのようなガス置換処理を施しても非晶質シリコン太陽電池の良好な性能を得ることができなかったために、シングルチャンバ方式はあくまでも実験的用途のみに使用されている。

【0006】 上記のインライン方式やマルチチャンバ方式を用いて、基板側からn型半導体層、i型光電変換層およびp型半導体層を順次積層してnip型太陽電池を製造する場合について以下に説明する。

【0007】 図10のインライン方式では、n型半導体層を形成するためのn層堆積室3n、i型光電変換層を形成するためのi層堆積室3i₁～3i₆、およびp型半導体層を形成するためのp層堆積室3pが順に連結された構造が用いられる。この場合に、n型半導体層とp型半導体層とはi型光電変換層に比べて薄いので成膜時間が格段に短くなる。このため、生産効率を上げるには通常、複数のi層堆積室が連結されるのが一般的であり、n型およびp型半導体層の成膜時間が律速状態になるまではi層堆積室の数が増えるほど生産性が向上する。

【0008】 また図11のマルチチャンバ方式は、膜が堆積されるべき基板が中間室4mを経由して各堆積室4n、4i₁～4i₄、4pに移動させられる方式である。

【0009】

【発明が解決しようとする課題】 しかし、図10のインライン方式では、最もメンテナンスが必要とされるi層堆積室3i₁～3i₆を複数含んでいる。さらに、上述のようなタンデム型の薄膜光電変換装置を製造する場合には、さらに連結されるべき堆積室の数を増やす必要がある。このため、1つのi層堆積室のメンテナンスが必要となった場合でも、その生産ライン全体が停止させられるという難点がある。

【0010】 これに対して図11のマルチチャンバ方式では、それぞれの堆積室4n、4i₁～4i₄、4pと中間室4mとの間に気密を維持し得る可動仕切りが設けられている。このため、ある1つの堆積室に不都合が生じた場合でも他の堆積室は使用可能であり、生産が全体的に停止させられるということはない。

【0011】 しかし、このマルチチャンバ方式の生産装置は、中間室4mと各堆積室4n、4i₁～4i₄、4pとの間の気密性を維持しつつ基板を移動させる機構が

複雑であって高価であり、また中間室4mのまわりに配置される堆積室の数が空間的に制限されるという問題点があるため、実際の生産方式としてはあまり用いられていない。加えて、上記のタンデム型の薄膜光電変換装置を製造する場合には上述の空間的制限による問題がより顕著となる。

【0012】本発明は、上記の問題点を解決するためになされたもので、良好な性能および品質を有する光電変換装置を簡易な装置により低コスト・高効率で製造できるタンデム型の薄膜光電変換装置の製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明のタンデム型の薄膜光電変換装置の製造方法は、非晶質型光電変換ユニットと結晶質型光電変換ユニットとが互いに積層されたものの製造方法であって、非晶質型光電変換ユニットのp型半導体層とi型の非晶質シリコン系光電変換層とn型半導体層とは各々別々のプラズマCVD反応室内で成膜され、結晶質型光電変換ユニットのp型半導体層とi型の結晶質シリコン系光電変換層とn型半導体層とは各々同一のプラズマCVD反応室内で成膜されることを特徴とする。

【0014】本発明のタンデム型の薄膜光電変換装置の製造方法では、結晶質型光電変換ユニットの形成においては、p、iおよびn層を同一の反応室内で成膜するシングルチャンバ方式が採られるため、この部分で装置構成の簡略化を図ることができる。

【0015】またシングルチャンバ方式とした場合でも、結晶質型光電変換ユニットのp、iおよびn層を所定の順序および条件で形成すれば、タクトタイムを大幅に短くできるとともに、良好な品質および性能を有する光電変換ユニットを得ることができる。

【0016】上記のタンデム型の薄膜光電変換装置の製造方法において好ましくは、結晶質型光電変換ユニットのp型半導体層とi型の結晶質シリコン系光電変換層とn型半導体層とは、同一の反応室内で順に引き続き成膜され、かつp型半導体層は反応室内の圧力が5 Torr以上の条件で成膜される。

【0017】本願発明者らは、同一反応室内でp、i、n層の順に形成し、かつp型半導体層形成時における反応室内の圧力を5 Torr以上と高くすることによって、良好な品質および性能を有する光電変換装置の得られることを見出した。以下、そのことを説明する。

【0018】p、i、n層の順に成膜することにより、n、i、p層の順に成膜する場合よりも、i型光電変換層中への導電型決定不純物原子の混入が少なくなる。これは、p型不純物原子（たとえばボロン原子）の方が、n型不純物原子（たとえばリン原子）よりも拡散しにくいためである。つまり、p型半導体層形成時に反応室の内壁面やプラズマ放電電極などに付着したp型不純物原

子が、i型光電変換層形成時にi型光電変換層側へ拡散してくるが、その拡散の程度がn型不純物原子よりも小さいため、i型光電変換層中への混入が抑制される。

【0019】また、p型半導体層が5 Torr以上の高圧力条件下で形成されるため、p型半導体層の成膜速度を高速にでき、p型半導体層の成膜を短時間で完了することができる。これにより、p型半導体層形成用の原料ガスを反応室内へ導入する時間も短くできるため、反応室内の電極などに付着するp型不純物原子の蓄積が抑制される。したがって、これによってもi型光電変換層中へのp型不純物原子の混入が抑制される。

【0020】上記より、シングルチャンバ方式で、光電変換装置を製造しても、i型光電変換層中への導電型決定不純物原子の混入を大幅に抑制できるため、インライン方式やマルチチャンバ方式で得た光電変換装置と同等の良好な品質および性能を有する光電変換装置を得ることができる。

【0021】また、シングルチャンバ方式で製造できるため、インライン方式やマルチチャンバ方式よりも設備を簡略化することができる。

【0022】また、p型半導体層の成膜を短時間で完了することができるため、製造の際のタクトタイムを大幅に短縮でき、設備の簡略化とあわせて、製造コストを抑えることができる。

【0023】上記のタンデム型の薄膜光電変換装置の製造方法において好ましくは、非晶質型光電変換ユニットおよび結晶質型光電変換ユニットのいずれか一方が第1の成膜装置で形成された後、大気中に出取され、その後に非晶質型光電変換ユニットおよび結晶質型光電変換ユニットのいずれか他方が第2の成膜装置で形成される。

【0024】結晶質型および非晶質型の光電変換ユニットが各々、異なる成膜装置で形成され、成膜装置間の移動の際に大気に触れる方法であるため、成膜装置内で真空を維持する必要がない。このため、従来例の真空連続形成を行なう場合よりも成膜装置を小型化でき、かつタクトタイムを大幅に短縮できるラインを実現することが可能となる。

【0025】また、いずれかの光電変換ユニット形成後に一旦大気中に出取しても、真空装置内で取出さずに形成する場合と比べて、性能が顕著に低下することはないため問題はない。

【0026】

【発明の実施の形態】以下、本発明の実施の形態について図に基づいて説明する。

【0027】（実施の形態1）まず本発明の実施の形態において製造されるタンデム型の薄膜光電変換装置について説明する。

【0028】図1は、本発明の実施の形態において製造されるタンデム型の薄膜光電変換装置の構成を概略的に示す断面図である。図1を参照して、たとえばガラスよ

りなる透明の基板1上に、透明導電膜2が成膜される。透明導電膜2は、たとえば SnO_2 よりなるが、これ以外に、ITOやZnOなどの透明導電性酸化膜より形成されてもよい。この透明導電膜2上に、非晶質型光電変換ユニット11と結晶質型光電変換ユニット12とが積層して形成されている。

【0029】非晶質型光電変換ユニット11は、p型半導体層111と、i型の非晶質光電変換層112と、n型半導体層113とが順に積層された構成を有している。結晶質型光電変換ユニット12は、p型半導体層121と、i型の結晶質光電変換層122と、n型半導体層123とが順に積層された構成を有している。

【0030】結晶質型光電変換ユニット12上には、裏面電極部13となる導電膜131と金属薄膜132とが形成されている。導電膜131はたとえばZnO膜よりなり、金属薄膜132はたとえばAgよりなっている。

【0031】このタンデム型の薄膜光電変換装置は、基板1側から光3が入射されるものである。

【0032】このタンデム型の薄膜光電変換装置では、短波長の光を非晶質型光電変換ユニットにより効率よく吸収し、かつ長波長の光を結晶質型光電変換ユニットで吸収することができるため、光電変換効率を著しく改善することができる。

【0033】次に、本実施の形態で用いられる成膜装置の構成について説明する。図2は、本発明の実施の形態1におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。なお、図示はしていないが、各装置に少なくとも1つ以上のロードおよび/またはアンロードチャンバーを別に設けてもよい。

【0034】図2を参照して、本実施の形態の成膜装置では、非晶質型光電変換ユニット11を形成するための成膜装置と、結晶質型光電変換ユニット12を形成するための成膜装置とが別々に設けられている。非晶質型光電変換ユニット11形成用の成膜装置では、p型半導体層111形成用のp層堆積室1pと、i型の非晶質光電変換層112形成用のi層堆積室1iと、n型半導体層113形成用のn層堆積室1nとが順に連結された構成を有している。また結晶質型光電変換ユニット12形成用の成膜装置は、単一の堆積室2pinよりなっており、p型半導体層121、i型の結晶質光電変換層122およびn型半導体層123を同一の堆積室2pin内で引き続いて形成するシングルチャンバ方式を採用している。

【0035】次に、本実施の形態のタンデム型薄膜光電変換装置の製造方法について説明する。

【0036】図1と図2とを参照して、まず基板1上に透明導電膜2がたとえば真空蒸着法やスパッタ法によって形成される。基板1としては、たとえば低融点の安価なガラスなどが用いられ得る。また透明導電膜2としては、ITO、 SnO_2 およびZnOから選択された少な

くとも1以上の酸化物からなる透明導電性酸化膜が用いられ得る。

【0037】この状態で、非晶質型光電変換ユニット11形成用の成膜装置により、p型半導体層111とi型の非晶質光電変換層112とn型半導体層113とが、各堆積室1p、1i、1n内でプラズマCVD法により各々形成される。p型半導体層111はたとえば15nmの膜厚で5分の成膜時間により、i型非晶質光電変換層112は350nmの膜厚で20分の成膜時間により、n型半導体層113は15nmの膜厚で5分の成膜時間により各々形成される。これにより、透明導電膜2上に、非晶質型光電変換ユニット11が形成される。

【0038】この後、基板1は成膜装置から大気中へ取出され、その後、結晶質型光電変換ユニット12形成用の成膜装置内に搬入される。

【0039】結晶質型光電変換ユニット12形成用の成膜装置により、p型半導体層121とi型の結晶質光電変換層122とn型半導体層123とが、同一堆積室2pin内でこの順で引き続き形成される。p型半導体層121は15nmの膜厚で5分の成膜時間により、i型結晶質光電変換層122は3 μm の膜厚で60分の成膜時間により、n型半導体層123は15nmの膜厚で5分の成膜時間により各々形成される。これにより、非晶質型光電変換ユニット11上に、結晶質型光電変換ユニット12が形成される。

【0040】なお、p型半導体層121は5 Torr以上の圧力条件下で形成されることが好ましい。またi型結晶質光電変換層122およびn型半導体層123もp型半導体層121と同様の圧力条件下で形成されることが好ましい。

【0041】この後、結晶質型光電変換ユニット12上に、たとえばZnOよりなる導電膜131とたとえばAgよりなる金属薄膜132とがたとえばスパッタ法などにより形成され、これら2層131、132よりなる裏面電極部13が形成される。

【0042】これにより、図1に示すタンデム型の薄膜光電変換装置の製造が完了する。本実施の形態では、結晶質型光電変換ユニット12の形成において、p型半導体層121、i型結晶質光電変換層122およびn型半導体層123を同一の反応室2pin内で成膜するシングルチャンバ方式が採られるため、この成膜装置部分で装置構成の簡略化を図ることができる。

【0043】またシングルチャンバ方式とした場合でも、結晶質型光電変換ユニット12のp型半導体層121、i型結晶質光電変換層122およびn型半導体層123を所定の順序および条件で形成すれば、タクトタイムを大幅に短くできるとともに、良好な品質および性能を有する光電変換ユニットを得ることができる。以下、そのことについて詳細に説明する。

【0044】本願発明者らは、同一の堆積室2pin内

でp型半導体層121、i型結晶質光電変換層122およびn型半導体層123の順に形成し、かつp型半導体層形成時における堆積室2pin内の圧力を5Torr以上と高くすることによって、良好な品質および性能を有する光電変換装置の得られることを見出した。

【0045】p型半導体層121、i型結晶質光電変換層122およびn型半導体層123の順に成膜することにより、n型半導体層、i型結晶質光電変換層およびp型半導体層の順に成膜する場合よりも、i型結晶質光電変換層122中への導電型決定不純物原子の混入が少なくなる。これは、i型結晶質光電変換層122以前に形成されるp型半導体層121中のp型不純物原子（たとえばボロン原子）の方が、n型半導体層123中のn型不純物原子（たとえばリン原子）よりも拡散しにくいいためである。つまり、p型半導体層121形成時に堆積室2pinの内壁面やプラズマ放電電極などに付着したp型不純物原子が、i型結晶質光電変換層122形成時にi型結晶質光電変換層122側へ拡散しようとするが、その拡散の程度がn型不純物原子よりも小さいため、i型結晶質光電変換層122中への混入が抑制される。

【0046】また、p型半導体層121が5Torr以上の高圧力下で形成されるため、p型半導体層121の成膜の速度を高速にすることができ、p型半導体層121の成膜を短時間で完了することができる。これにより、p型半導体層121形成用の原料ガスを堆積室2pin内へ導入する時間も短くできるため、堆積室2pin内の電極などに付着するp型不純物原子の蓄積が抑制される。したがって、これによってもi型結晶質光電変換層中へのp型不純物原子の混入が抑制される。

【0047】上記より、シングルチャンバ方式で光電変換装置を製造しても、i型結晶質光電変換層中への導電型決定不純物原子の混入を大幅に抑制できるため、インライン方式やマルチチャンバ方式で得られた光電変換装置と同等の良好な品質および性能を有する光電変換装置を得ることができる。

【0048】また、シングルチャンバ方式で製造できるため、インライン方式やマルチチャンバ方式よりも設備を簡略化することができる。

【0049】また、p型半導体層121の成膜を短時間で完了することができるため、製造の際のタクトタイムを大幅に短縮でき、設備の簡略化とあわせて、製造コストを下げることができる。

【0050】また結晶質および非晶質型光電変換ユニット11、12が各々、異なる成膜装置で形成され、かつ成膜装置間の移動の際に大気に触れるように構成されている。このため、成膜装置間の移動に際して真空状態を維持する必要がない。このため、従来例の真空連続形成を行なう場合よりも成膜装置を小型化でき、かつタクトタイムを大幅に短縮できるラインを実現することが可能となる。

【0051】また、非晶質型および結晶質型光電変換ユニット11、12のいずれか一方のユニット形成後に、一旦大気中に出しても、真空装置内で取出さずに形成する場合と比べて性能が顕著に低下することもないため、問題は生じない。

【0052】また、非晶質型光電変換ユニット11形成用の成膜装置と結晶質型光電変換ユニット12形成用の成膜装置とが連続している必要はなく、分離していてもよい。このため、どれか1つの堆積室のメンテナンスが必要となった場合でも、製造ライン全体が停止することはない。

【0053】（比較例1）図1のタンデム型の薄膜光電変換装置を、インライン式分離チャンバ成膜装置により製造することもできる。この場合、図3に示すような装置構成となる。

【0054】図3を参照して、このインライン式分離チャンバ成膜装置では、各堆積室が直線状に連結されている。具体的には、非晶質型光電変換ユニット11を構成するp型半導体層111形成用のp層堆積室1pと、i型非晶質光電変換層112形成用のi層堆積室1iと、n型半導体層113形成用のn層堆積室1nとが順に連結されている。加えて、結晶質型光電変換ユニット12を構成するp型半導体層121形成用のp層堆積室2pと、i型結晶質光電変換層122形成用のi層堆積室2iと、n型半導体層123形成用のn層堆積室2nとが順に連結されている。

【0055】次に、この成膜装置を用いたタンデム型の薄膜光電変換装置の製造方法について説明する。

【0056】図3を参照して、まず基板1上に透明導電膜2が形成される。この状態でインライン式分離チャンバ成膜装置内に搬入される。

【0057】成膜装置内では、各堆積室においてp型半導体層111と、i型非晶質光電変換層112と、n型半導体層113と、p型半導体層121と、i型結晶質光電変換層122と、n型半導体層123とが順に形成される。これにより、非晶質型光電変換ユニット11と、結晶質型光電変換ユニット12とが形成される。

【0058】この後、結晶質型光電変換ユニット12上に、導電膜131と金属薄膜132とが形成され、これら2層131、132よりなる裏面電極部13が形成される。

【0059】本比較例のインライン式分離チャンバ成膜装置では、各堆積室が連結されているため、これらの堆積室の1つでもそのメンテナンスが必要となった場合には、生産ライン全体を停止しなければならないという問題点がある。

【0060】（比較例2）図1のタンデム型の薄膜光電変換装置を、中間室を持つマルチチャンバ方式である枚葉式分離チャンバ成膜装置により製造することもできる。この場合、図4に示すような装置構成となる。

【0061】図4を参照して、枚葉式分離チャンバ成膜装置では、中間室mに、各堆積室が各々接続されている。具体的には、非晶質型光電変換ユニット11を構成するp型半導体層111形成用のp層堆積室1pと、i型非晶質光電変換層112形成用のi層堆積室1iと、n型半導体層113形成用のn層堆積室1nとが中間室mに接続されている。加えて、結晶質型光電変換ユニット12を構成するp型半導体層121形成用のp層堆積室2pと、i型結晶質光電変換層122形成用のi層堆積室2iと、n型半導体層123形成用のn層堆積室2nとが中間室mに接続されている。

【0062】次に、この成膜装置を用いたタンデム型の薄膜光電変換装置の製造方法について説明する。

【0063】図4を参照して、まず基板1上に、透明導電膜2が形成される。この後、枚葉式分離チャンバ成膜装置内に搬入される。

【0064】この成膜装置内で中間室mを経由しながら各堆積室へ搬入されることにより、各層の成膜が行なわれる。具体的には、p型半導体層111と、i型非晶質光電変換層112と、n型半導体層113と、p型半導体層121と、i型結晶質光電変換層122と、n型半導体層123とが順に形成される。これにより、非晶質型光電変換ユニット11と、結晶質型光電変換ユニット12とが形成される。

【0065】この後、結晶質型光電変換ユニット12上に、導電膜131と金属薄膜132とが形成され、これら2層131、132よりなる裏面電極部13が形成される。

【0066】本比較例においては、各堆積室と中間室mとの間には気密を維持し得る可動仕切りが設けられているため、ある1つの堆積室に不都合が生じた場合でも他の堆積室は使用可能であり、生産ライン全体が停止するということはない。しかし、中間室mと各堆積室との間の気密性を維持しつつ基板を移動させる機構が複雑であって高価であり、また中間室mのまわりに配置される堆積室の数が空間的に制限されるという問題がある。

【0067】(比較例3) 上記の実施の形態1と同様の条件で、タクトタイム5分を実現するための、インライン式分離チャンバ成膜装置による実際の製造ラインは図5に示ようになる。

【0068】図5を参照して、タクトタイム5分を実現するためには、各堆積室での成膜時間を5分にする必要がある。ここで、i型の非晶質光電変換層112の成膜時間は20分であり、i型の結晶質光電変換層122の成膜時間は60分である。このため、各堆積室での成膜時間を5分にするには、i型の非晶質光電変換層112形成用の堆積室は4個(1i₁～1i₄)必要となり(5分×4)、またi型の結晶質光電変換層122形成用の堆積室は12個(2i₁～2i₁₂)必要となる(5分×12)。

【0069】この場合、製造ラインが非常に長くなってしまい、どれか1つの堆積室のメンテナンスが必要となった場合に、製造ライン全体が停止するという問題点がより顕著となる。

【0070】(比較例4) 上記の実施の形態1と同様の条件で、タクトタイム5分を実現するためには、枚葉式分離チャンバ成膜装置による実際の製造ラインは図6に示ようになる。

【0071】図6を参照して、本比較例の場合にも、上記の比較例3と同様、i型の非晶質光電変換層112を形成するためには4つの堆積室1i₁～1i₄が必要となり(5分×4)、i型の結晶質光電変換層122を形成するためには12個の堆積室2i₁～2i₁₂が必要となる(5分×12)。

【0072】この場合、成膜装置自体の機構が複雑になるという問題点がより顕著となり、成膜装置が非常に大規模となってしまふ。

【0073】(比較例5) タクトタイム5分を実現するとともに、非晶質型光電変換ユニットおよび結晶質型光電変換ユニットをそれぞれ別のインライン式分離チャンバ成膜装置により製造する実際の製造ラインは図7に示ようになる。

【0074】図7を参照して、この場合においても、比較例3および4と同様、i型の非晶質光電変換層112を形成するためには4つの堆積室1i₁～1i₄が必要であり(5分×4)、i型の結晶質光電変換層122を形成するためには12個の堆積室2i₁～2i₁₂が必要となる(5分×12)。そして、非晶質型光電変換ユニット11が形成された後、基板は成膜装置から一旦、大気中へ取出される。この後、非晶質型光電変換ユニット形成用の成膜装置内へ移動されることになる。

【0075】この場合、非晶質型光電変換ユニット形成用の成膜装置と結晶質型光電変換ユニット形成用の成膜装置とが互いに分けられている。このため、個々の成膜装置の規模は比較例3、4よりは小さくできる。それでも、結晶質型光電変換ユニット12形成用の成膜装置では、製造ライン全体が非常に長く大規模となってしまふ。

【0076】(実施の形態2) 図8は、本発明の実施の形態2におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。図8を参照して、本実施の形態では、非晶質型光電変換ユニット11形成用の成膜装置と結晶質型光電変換ユニット12形成用の成膜装置とが分離されている。また非晶質型光電変換ユニット11形成用の成膜装置はインライン式分離チャンバ成膜装置よりなっており、p型半導体層111形成用のp層堆積室1pと、i型非晶質光電変換層112形成用の4つのi層堆積室1i₁～1i₄と、n型半導体層113形成用のn層堆積室1nとが順に連結されている。結晶質型光電変換ユニット12形成用の成膜装置は、シング

ルチャンバ方式よりなっている。つまり、1つの堆積室内で結晶質型光電変換ユニット12のp型半導体層121、i型結晶質光電変換層122およびn型半導体層123が順に引き続いて形成される。またこのシングルチャンバ方式の成膜装置が、たとえば12個(2pin₁~2pin₁₂)備えられている。

【0077】次に、本実施の形態におけるタンデム型の薄膜光電変換装置の製造方法について説明する。

【0078】まず基板1上に透明導電膜2が形成される。この状態で、非晶質型光電変換ユニット11形成用の成膜装置内でプラズマCVD法により各層の成膜が行なわれる。具体的には、p層堆積室1p内で透明導電膜2上に5分の成膜時間により15nmの膜厚でp型半導体層111が形成される。この上に、i層堆積室1i₁~1i₄の各々で5分の成膜時間により成膜が行なわれ、合計350nmの膜厚のi型非晶質光電変換層112が形成される。さらにこの上に、堆積室1n内で5分の成膜時間により15nmの膜厚でn型半導体層113が形成される。これにより、非晶質型光電変換ユニット11が形成される。

【0079】基板はこの成膜装置から一旦大気中に取り出された後、シングルチャンバ方式の結晶質型光電変換ユニット12形成用の成膜装置内でプラズマCVD法により各層の成膜が行なわれる。具体的には、p型半導体層121は5分の成膜時間により15nmの膜厚で形成され、i型結晶質光電変換層122は60分の成膜時間により3μmの膜厚で形成され、n型半導体層123は5分の成膜時間により15nmの膜厚で形成される。これにより、結晶質型光電変換ユニット12が形成される。

【0080】この後、結晶質型光電変換ユニット12上に、裏面電極部13としてZnO膜121が100nmの膜厚で、Ag膜122が300nmの膜厚でそれぞれスパッタ法により形成され、タンデム型の薄膜光電変換装置が完成する。

【0081】本実施の形態では、結晶質型光電変換ユニット12形成用の成膜装置がシングルチャンバ方式よりなっているため、比較例5の成膜装置と比較しても装置の規模を小さくすることができる。

【0082】(実施の形態3)図9は、本発明の実施の形態3におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。図9を参照して、本実施の形態の成膜装置では、上述した実施の形態2の装置と比較して、非晶質型光電変換ユニット11形成用の成膜装置の構成が異なる。

【0083】非晶質型光電変換ユニット11形成用の成膜装置は、枚葉式分離チャンバ成膜装置よりなっている。つまり、p型半導体層111形成用のp層堆積室1pと、i型非晶質光電変換層112形成用の4つのi層堆積室1i₁~1i₄と、n型半導体層113形成用のn層堆積室1nとが各々中間室mに接続された構成とな

っている。

【0084】なお、これ以外の成膜装置の構成については上述した実施の形態2とほぼ同じであるため、同一の部分については同一の符号を付し、その説明は省略する。

【0085】次に、本実施の形態のタンデム型の薄膜光電変換装置の製造方法について説明する。

【0086】まず基板1上に透明導電膜2が形成される。この状態で、非晶質型光電変換ユニット11形成用の成膜装置内でプラズマCVD法により各層の成膜が行なわれる。具体的には、p層堆積室1p内で5分の成膜時間により15nmの膜厚でp型半導体層111が形成される。i層堆積室1i₁~1i₄の各々で5分の成膜時間により成膜が行なわれ、合計350nmの膜厚のi型の非晶質光電変換層112が形成される。n層堆積室1n内で5分の成膜時間によりn型半導体層113が15nmの膜厚で形成される。これにより、非晶質型光電変換ユニット11が形成される。

【0087】この後、基板は一旦大気中に取り出され、その後結晶質型光電変換ユニット形成用の成膜装置で成膜処理が施される。この成膜方法は実施の形態2とほぼ同じであるため、その説明は省略する。

【0088】これにより、15nmの膜厚のp型半導体層121と、3μmの膜厚のi型結晶質光電変換層122と、15nmの膜厚のn型半導体層123とからなる結晶質型光電変換ユニット12が形成される。

【0089】この後、実施の形態2と同様にして裏面電極部13が形成されて、タンデム型の薄膜光電変換装置が完成する。

【0090】本実施の形態では、結晶質型光電変換ユニット12形成用の成膜装置がシングルチャンバ方式よりなっているため、比較例5の成膜装置と比較しても装置の規模を小さくすることができる。

【0091】なお、今回開示された実施の形態は全ての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0092】

【発明の効果】本発明のタンデム型の薄膜光電変換装置の製造方法では、結晶質型光電変換ユニットの形成においては、p、i、n層を同一の反応室内で成膜するシングルチャンバ方式が採られるため、この部分で装置構成の簡略化を図ることができる。

【0093】またシングルチャンバ方式とした場合でも、結晶質型光電変換ユニットのp、i、n層を所定の順序および条件で形成すれば、タクトタイムを大幅に短くできるとともに、良好な品質および性能を有する光電変換ユニットを得ることができる。

【0094】以上より、良好な性能および品質を有するタンデム型の薄膜光電変換装置を簡単な装置により、低コストかつ優れた生産性で製造することができる。

【図面の簡単な説明】

【図1】本発明の製造方法により形成されるタンデム型の薄膜光電変換装置の構成を概略的に示す断面図である。

【図2】本発明の実施の形態1におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。

【図3】タンデム型の薄膜光電変換装置の比較例1の製造方法を説明するための図である。

【図4】タンデム型の薄膜光電変換装置の比較例2の製造方法を説明するための図である。

【図5】タンデム型の薄膜光電変換装置の比較例3の製造方法を説明するための図である。

【図6】タンデム型の薄膜光電変換装置の比較例4の製造方法を説明するための図である。

【図7】タンデム型の薄膜光電変換装置の比較例5の製造方法を説明するための図である。

【図8】本発明の実施の形態2におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。

【図9】本発明の実施の形態3におけるタンデム型の薄膜光電変換装置の製造方法を説明するための図である。

【図10】従来のインライン方式で薄膜光電変換装置を製造する方法を説明するための図である。

【図11】従来のマルチチャンバ方式で薄膜光電変換装置を製造する方法を説明するための図である。

【符号の説明】

1p、1i、1n、2pin、1i₁～1i₄、2pin₁～2pin₁₄ 堆積室

m 中間室

1 基板

2 透明導電膜

11 非晶質型光電変換ユニット

12 結晶質型光電変換ユニット

13 裏面電極部

111、121 p型半導体層

112 i型の非晶質光電変換層

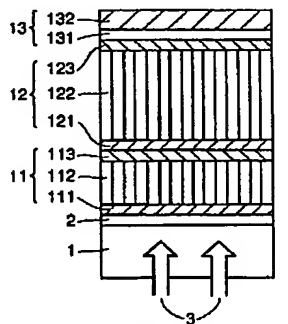
113、123 n型半導体層

122 i型の結晶質光電変換層

131 導電膜

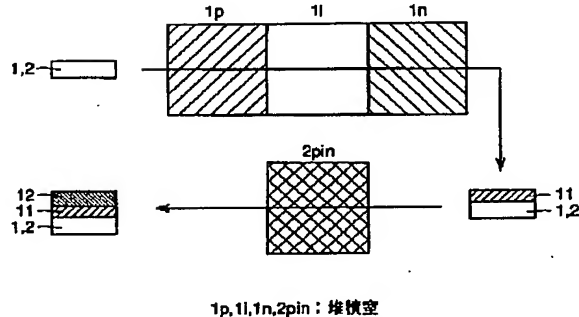
132 金属薄膜

【図1】



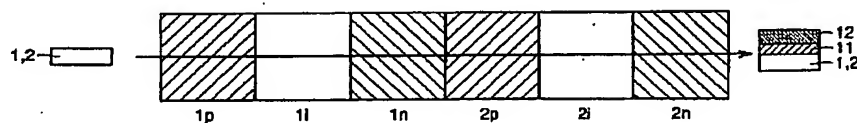
- 1: 基板
- 2: 透明導電膜
- 11: 非晶質型光電変換ユニット
- 12: 結晶質型光電変換ユニット
- 13: 裏面電極部
- 111、121: p型半導体層
- 112: i型の非晶質光電変換層
- 113、123: n型半導体層
- 122: i型の結晶質光電変換層
- 131: 導電膜
- 132: 金属薄膜

【図2】

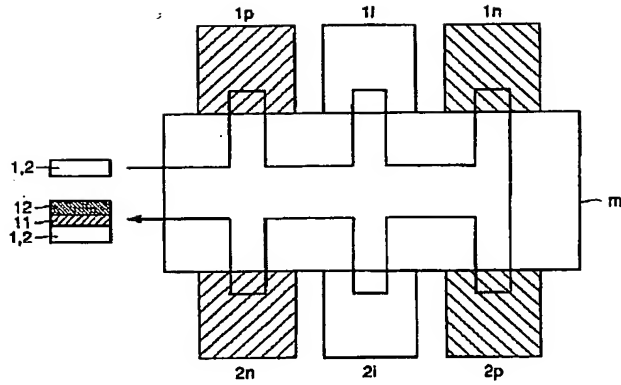


1p, 1i, 1n, 2pin: 堆積室

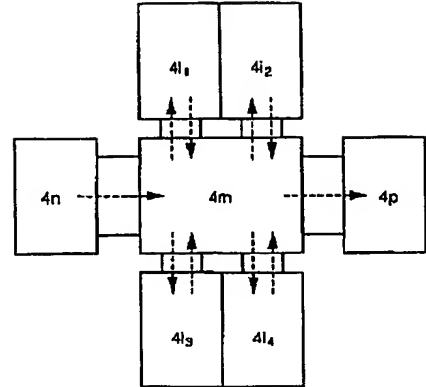
【図3】



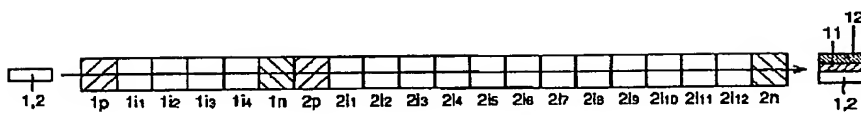
【図4】



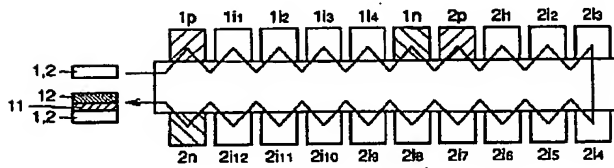
【図11】



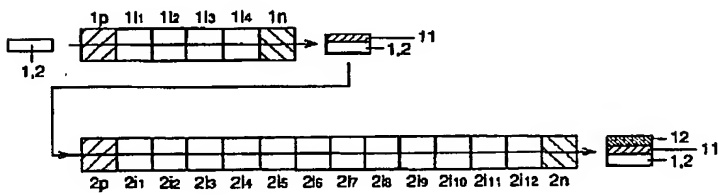
【図5】



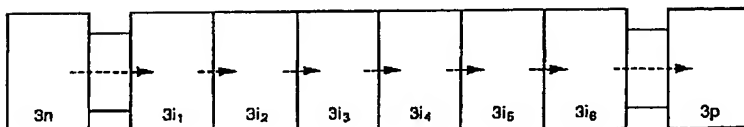
【図6】



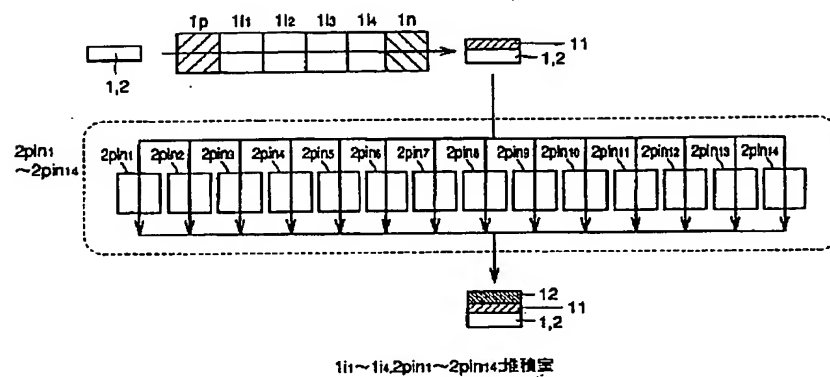
【図7】



【図10】



【図8】



【図9】

